

ウエハレベルバーンイン時の一括コンタクトを可能にする ウエハレベルテストングPCR

Wafer Level Testing (WLT)-PCR enables batch processing of all bumps
contact during Wafer Level Burn-in.

筑波研究所 日高開発室/光・電子材料事業開発部
Tsukuba Research Lab./Opto-Electronic Materials Business Development

1 はじめに

近年、携帯電話や携帯端末など携帯情報通信機器の市場拡大に伴い、これら機器の高機能化/小型軽量化/低価格化の要求がますます強くなってきている。

高機能/小型軽量/低価格の要求に対して、LSI 自体で高機能/高密度化する方法と実装でそれを達成する方法の両面から取り組みが進められている。前者はシステムLSIの開発であり、後者はWafer Level Chip Size Package (WLCSP)及びMulti Chip Module(MCM)やMulti Chip Package(MCP)などのSystem In Package(SIP)の開発である。

システムLSI化やSIP化が進むにつれて、種類の異なるLSIを一つのみモジュールやパッケージに混載する必要が生じてくるが、パッケージ化以前にそれぞれ素子の状態で信頼性を確保できないと不良率を高めるおそれがあり、低価格化の障害となる。

素子の状態で信頼性を確保することは、取りも直さずKnown Good Die(KGD：品質保証されたベアチップ)化をはかることであるが、今までは、ウエハからベアチップをスライスして、それをバーンインスクリーニングする方法しか存在しなかった。

ベアチップのバーンインスクリーニング法は、パッケージ化された半導体のソケットバーンインスクリーニングと原理は一緒であるが、チップキャリアと呼ばれる専用治具を必要とすると共に、ソケットへの搭載も専用マウンタを必要とするなど、大幅なコストアップにつながっていた。

ベアチップでのバーンインスクリーニングでコストダウンを見込めない状況が続いており、ソケットバーンインスクリーニングに代わる新たな手法が求められていた。

弊社は、このような問題点を解決し、コストアップをも

たらずことなく、信頼性の高いバーンインスクリーニングを実現する手段として、ウエハの一括コンタクトを可能にするWafer Level Burn-In(WLBI)技術を松下電子工業(株)との共同開発で進め、世界で初めて該社でのインライン実用化を果たした¹⁾。

2 WLBIとは

バーンインスクリーニングとは、LSIに潜在する故障を、温度などの負荷を与えてLSIを駆動し、短時間で選別する為の手段で、LSI特にメモリーICでは品質保証上欠かせないプロセスとなっている。このバーンインスクリーニングをウエハ上に形成された全LSIチップに対して同時に一括で行う方法がWLBIである。

WLBIの実現に当たっては、8インチウエハ内に形成された数百以上ものLSIチップの電極全てに安定して接触し、電源の供給及び信号の入出力を行うためのWLBIプローブとウエハ上の全LSIチップを高温下で駆動し、LSIの良否を判別するためのWLBI装置の確立が必要であり、現在では両方共、実用レベルを満足するものが得られている。

WLBI技術を採用することの利点は、

ウエハ上に形成されたLSIチップを、一括してバーンインスクリーニングできるので、バーンインスクリーニングコストの低減化が可能となる。

ソケット等を用いずバーンインスクリーニングを行うことができるため、テストバーンイン(検査しながらバーンインスクリーニングを行う方法)が実現出来るため、信頼性の高いバーンインスクリーニングが可能となる。など、従来のバーンインスクリーニング法に於ける問題点を解決でき、さらに、

テストバーンインの実現により、後工程でのファンクシ

ョン検査の一部を取り込むことができ、検査を省力化できる。

ウエハ状態でのバーンインスクリーニングのため、故障情報をLSIプロセスへフィードバックすることが可能となり、プロセス歩留まりが向上する。

冗長回路を保有するLSIに於いては、不良LSIの故障箇所を再生することができ、歩留まりを向上させることができる。

ソケットバーンイン装置に比べ大幅な省床面積化が可能である。

などの副次効果に対する期待度も大きいものである。

このように多くのメリットが期待できるWLBI技術は、KGD化の要求の強いSIP用途、検査コスト低減要求の高い携帯情報機器などの用途、高い信頼性を必要とする車載用途さらには、高価パッケージのコスト削減を模索するサーバー用途などの、広い用途に対する展開が期待されている²³⁾。

WLBIを導入したLSI後工程のプロセスと従来プロセスの比較を図1に示した。WLBIは今までにない新しい技術であり、現状ではWLBIプローブ/WLBI装置供に、供給メーカーはそれぞれ二社程度しかないが、プローブメーカー各社及び装置メーカー各社で開発が進められており、半導体メーカーが導入する上での環境が整いつつあり、WLBIの本格的実用化が間近に迫っている。

3 WLBI プローブの構成と仕様

松下電子工業(株)との間で共同開発したWLBIプローブは、ウエハ全体の8割強を占めるアルミ電極ウエハをターゲットとしたものであり、そのプローブ構成を図2に示す。共同開発したWLBIプローブは、低熱膨張係数のガラス多層基板とメンブレン接点シートとPCRとの三つの部品から構成されたWLBIプローブで、Three Parts Structure(TPS)プローブと呼ばれている。

この中で、メンブレン接点シートは、ポリイミドシートにバンブ電極を形成した構造で、バンブ電極によってアルミ電極表面のアルミ酸化膜を破りアルミ電極との安定接触を行う役割を果たす。PCRは、LSIやメンブレンバンブ/ガラス多層回路基板などの構成部品の表面凹凸や反りなどに起因する高さバラツキを吸収し、ウエハ前面に渡って均一な接触荷重を与える役割を果たしている⁴⁾。

TPSプローブに対する要求仕様と構成材料であるPCRに対する要求仕様及び現在のPCR実用レベルを、表1に示した。

4 JSRのWLT-PCR

Pressure sensitive Conductive Rubber(PCR)は、シリコンゴムシートの厚さ方向に、導電性粒子を連鎖形成し、導電パスを形成した、JSR独自技術による異方性導電ゴムである。表1に示す仕様を満たしたWLBI用WLT-PCRを実現する上では、特に以下に示す課題に対する開発がポイントであり、現状ではこれら課題をクリアし、仕様を満たしたPCRを製造する事が可能となった。

ウエハと同等な熱膨張係数を持ったPCR

シリコンゴムの熱膨張係数は数百ppmであるのに対しシリコンウエハの熱膨張係数は数ppmと二桁の差があるため、この大きな熱膨張係数差をカバーするために、シリコンウエハとほぼ同等の熱膨張係数を有する金属枠(メタルフレーム)にPCRを一体成形し、熱膨張係数を併せ込む方法を採用した。

接触抵抗のバラツキが小さく、数万ポイントの無欠陥PCR接点の形成

PCR接点の成形効率の向上及び接点を構成する導電性粒子密度の均一化法の開発などにより、接触抵抗バラツキが小さく、高歩留まりなPCRを可能とした。

ウエハ上のLSI電極位置に対応した高位置精度PCR接点の形成

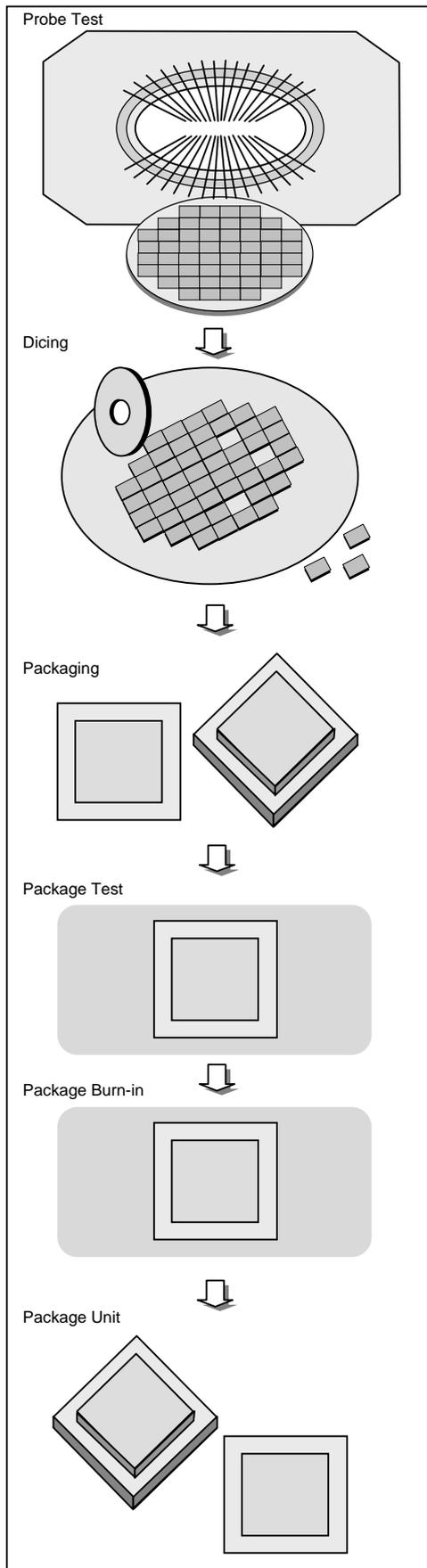
PCR成形に使われるプロセス部品の寸法精度の向上と、製造時の寸法変化を設計時に盛り込むことにより、8インチで120 μ mピッチ電極のウエハに於いて、累積位置精度 $\pm 10\mu$ mを達成し、実用上問題のない位置精度を実現した。

バーンイン温度雰囲気下で300回以上の耐久性を有するPCR

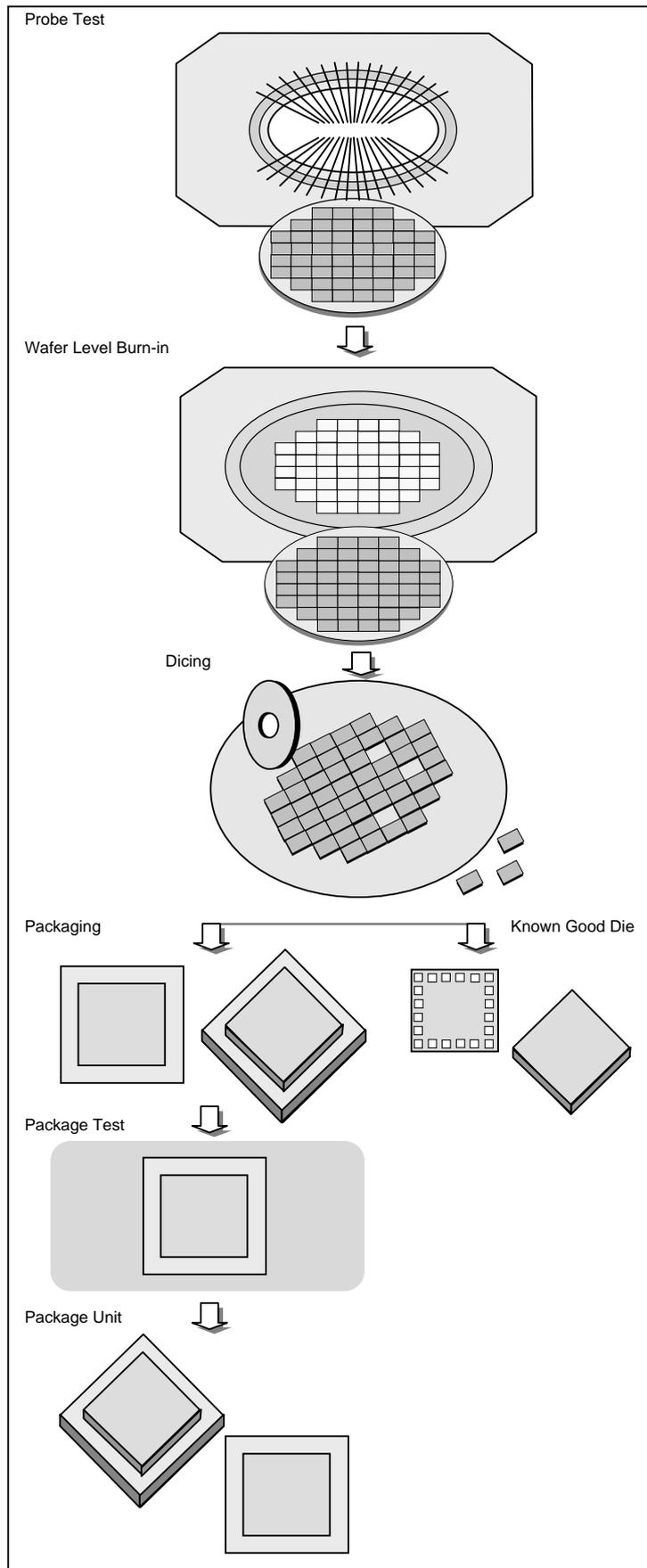
PCR接点の導電性粒子密度の均一化/導電性粒子の高密度化/導電性粒子の低抵抗化を図ることで、125 μ mバーンイン雰囲気下にて300回以上の耐久性を実現することができた。図3にウエハバーンインスクリーニング結果の一例を示す。

上記の一連の開発によって、接触安定性に優れたPCRを高い歩留まりで形成する事が可能となり、現在では、8インチウエハ、120 μ m電極ピッチのウエハに対応するWLT-PCRの作製も可能となった。

写真1に8インチ、120 μ mピッチのSynchronous Dynamic Random Access Memory(SDRAM)用のWLT-PCRの一例を、表2にTPSプローブ開発ロードマップを示す。



現在の後工程



WLBIを導入した後工程

図1 従来プロセスとWLBI導入プロセスの比較

TPS構造

* Three Parts Structure Probe
The new probe system was developed by Matsushita Electronics Corporation,
HOYA Corporation and JSR Corporation.

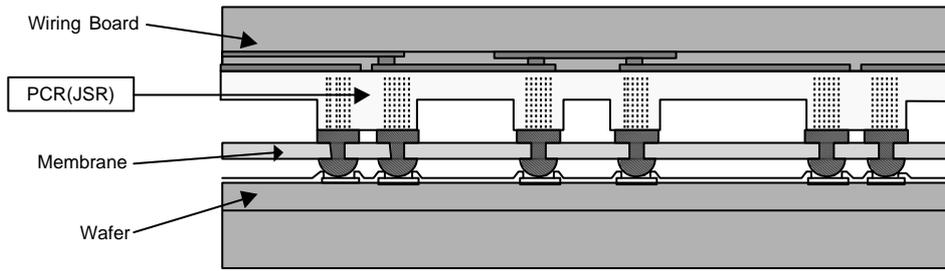


図2 プローブ構造

表1 TPSプローブ用PCRの開発仕様と達成状況

	2001/1月時点		2001/3月	
	目標仕様	達成状況	目標仕様	達成状況
ウエハサイズ	8inch		8inch	
パッドピッチ	160 μm		120 μm	
総パッド数	21000パッド		57000パッド	未確認
接点位置精度	± 20 μm		± 10 μm	
バーンイン温度	125		125	
バーンイン耐久性	300回		300回	未確認
許容電流(1パッド当たり)	100mA		100mA	
接点抵抗値	<500m		<200m	
導通必要荷重	10g/パッド		5g/パッド	
初期歩留まり	100%		100%	
運用時不良率	<100ppm		<50ppm	

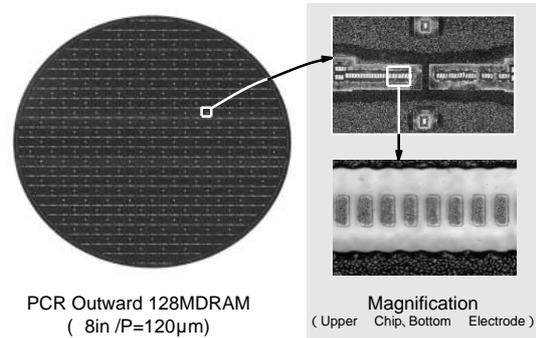
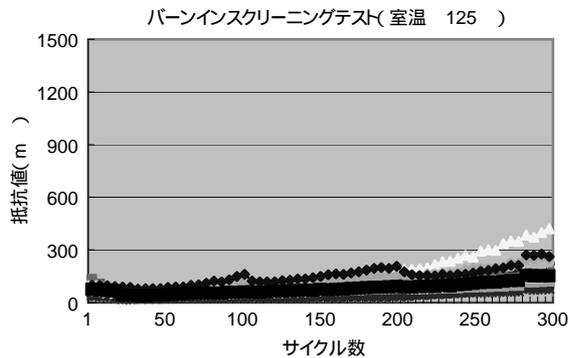


図3 ウエハバーンインスクリーニング結果

写真1 WLBI対応PCR

表2 TPS-Probe開発ロードマップ

項目	2000/1	2001/4	2002/1		2003/1
パッドピッチ	160 μm	120 μm	100 μm	120 μm	120 μm
バーンイン耐久性	300回 (at 125)	300回 (at 125)	300回 (at 125)	300回 (at 125)	300回 (at 125)
パッド数 (パッド密度)	20000 (70個/cm ²)	30000 (100個/cm ²)	40000 (140個/cm ²)	30000 (100個/cm ²)	
パッド配置	Center Pad Peripheral Pad	Center Pad	Center Pad	Peripheral Pad	Center Pad
ウエハサイズ	8inch	8inch	8inch	8inch	12inch

5 おわりに

今までは、アルミ電極ウエハをターゲットとしたWLBIプローブの構成部品としての位置付けで、WLT-PCR開発を進め、WLBI市場への実用化の目処が立った。

今後は、WLBI市場の約2割を占めるアルミ電極以外のバンプウエハ（Auバンプ/はんだバンプ）やWLCSP（Au電極/Cu電極/はんだ電極）など、PCRでの直接コンタクトが狙えるWLBI市場に対しても、WLT-PCRの展開を図って行く予定である。

さらに、高周波特性に優れるPCRの特長を生かし、高速プローブ検査用などへの用途展開を図り、ウエハレベルバーンインに留まらず、多くのウエハレベルテストングでの採用を目指した開発を行っていく予定である。

参考資料

1) Y.Nakata, I.Miyanaga, S. Oki and H. Fujimoto “A

wafer-Level Burn-in Technology using the Contactor Controlled Thermal Expansion”, Proceeding of the MCM Conference, pp.259-264 (1997)

2) 石坂 政明、田子 敏夫 “WLBIテストの技術”, SEAJ Journal March, pp.65-71 (1999)

3) 中田 義朗、沖 伸一、中山 知之、樋渡 健次郎 “ウエハバーンイン技術の現状と課題” エレクトロニクス実装学会誌、Vol.1, No.5, pp.529-433 (1998)

4) 藤本 敬、中田 義朗、沖 伸一、渡壁 明雄 “ウエハレベルバーンインのAIパッドへの安定コンタクト技術” エレクトロニクス実装学会誌、Vol.3, No.7, pp.613-616 (2000)

(文責：筑波研究所 日高開発室 井上和夫
光・電子材料事業開発部 瀬高良司)