

# 32 nm世代半導体製造用CMP材料

## Advanced CMP Consumables for 32 nm Generation

元成正之 辻 昭衛 金野智久 仕田裕貴 内倉和一 三原 巖 宮内裕之  
Masayuki Motonari Shoei Tsuji Tomohisa Konno Hiroataka Shida Kazuhito Uchikura Iwao Mihara Hiroyuki Miyauchi

For coming 32 nm generation and beyond in Integrated Circuit (IC) manufacturing, innovational Chemical Mechanical Polishing (CMP) material is necessary to prevent any damage of delicate film stack and structure with low-k dielectric materials during CMP process. The low-k dielectric materials used in this generation and Cu material for wiring can be easily damaged by mechanical force and chemical reaction. Furthermore, higher planarity with low dishing and erosion is desired. To meet these demanding requirements, approach combining pad and slurry technologies would be quite essential. JSR has developed advanced 32 nm CMP consumables with slurry, which contains soft abrasive and unique chemistry, and lower hardness solid pad. This paper describes discussion on some of the essential key technology for copper and barrier polish. Lower defectivity with better planarity has been confirmed with JSR CMP consumable sets.

### 1 はじめに

超LSIの高速化および高集積化に伴い低誘電率の層間絶縁膜材料とCu材料を組み合わせた半導体デバイス設計が配線幅65 nm以下の世代では主流となっており、化学機械研磨(CMP)による平坦化技術、配線形成技術は必要不可欠となっている。更に半導体シリコンウェハー径の300 mmへの大口径化が一般的となり、Cu配線の厚みは一段と薄くなる傾向があり、これに対応するCu配線ロスを極力抑制したCMP材料開発が必要とされてきた。現在では低誘電率層間絶縁膜材料の更なる低誘電率化が進むと同時に、最小線幅45 nmのLSIが量産化されようとしている<sup>1)</sup>。

次世代すなわち32 nm世代向けの半導体デバイスはCu配線の厚さが100 nm以下まで減少するため、ディッシング<sup>1)</sup>とエロージョン<sup>2)</sup>の許容範囲は厳しく制限される。またCu配線は柔かくかつ化学的なダメージを受け易いことからスクラッチやコロージョンに代表される欠陥に対しては十分留意する必要がある。更に層間絶縁膜材料は誘電率を

2.5以下まで低減するためにポーラス構造を有する機械的強度の小さい材料を導入する可能性が極めて高く、「ソフト研磨」が可能な技術の導入が必須となる。とわけCMP材料が層間絶縁膜と直接接触するバリアメタルCMPプロセスでは層間絶縁膜への力学的・化学的ダメージを最小限に抑えたCMPスラリーの新規開発が必要な状況である。

このような厳しい要求に応えるためスラリー用の新規素材としてJSR独自のソフト砥粒<sup>2)</sup>を導入し、また錯体化学・表面化学を駆使して配合確立を行い、高平坦化と低欠陥化が両立可能なCMP消耗剤の開発を行った。また従来のJSRソリッドパッド<sup>3)</sup>では限界とされた低硬度領域でのパッド開発を試み、組成確立を行いその製造を可能にした。これら開発したスラリーやパッドはユニークなCMP性能を発現することがデバイスメーカー数社で確認されている<sup>4)</sup>。

本論文においては、これらのベース技術を論じると共に、CMPパッドとCMPスラリーの組み合わせ性能データも紹介する。

## 2 実験

### 2.1 材料

CMPパッドはCu CMP用にJSR製FP7000シリーズ，バリアメタルCMP用にFP8000シリーズをそれぞれ用いた．またスラリーはCu CMP用にはJSR製Kシリーズ，バリアメタルCMP用にはJSR製Lシリーズをそれぞれ用いた．ウェハは市販の各種膜付きウェハを使用した．

### 2.2 研磨方法

研磨装置はアプライドマテリアルズ社製MIRRA-MESAを用いた．研磨条件の一例を表1に示す．

### 2.3 評価

#### 2.3.1 研磨速度<sup>\*3</sup>

研磨速度は研磨前と研磨後のブランケットウェハの膜厚を測定し膜厚の差を単位時間当たりの研磨量に換算することで求めた．研磨前後の膜厚はKLA-Tencor社製Omnimap RS75を用いて測定した．

#### 2.3.2 ディッシングとエロージョン

ディッシングとエロージョンはパターンウェハ上のCu配線/スペース=100  $\mu\text{m}$ /100  $\mu\text{m}$ ，9  $\mu\text{m}$ /1  $\mu\text{m}$ ，0.25  $\mu\text{m}$ /0.25  $\mu\text{m}$ および120  $\mu\text{m}$ 角で触針式段差計KLA-Tencor社製HRP240を用いて測定した．

#### 2.3.3 欠陥検査

研磨後ウェハの欠陥検査はKLA-Tencor社製KLA 2351(Stealth)を用いた．

Table 1 Representative CMP polishing condition

Parameter	Unit	Cu Polish	Barrier polish
Platen Speed	[rpm]	100	70
Head Speed	[rpm]	95	65
Retainer Ring Pressure	[psi]	4	7
Membrane Pressure	[psi]	1.5	2
Slurry Flow Rate	[ml/min]	300	300
Conditioner Down Force	[lbf]	5	2

## 3 結果と考察

次世代のCMP材料を開発するために，複合砥粒(Composite abrasive)，保護膜形成剤，界面活性剤，ソフトソリッドパッド，パッドスラリー組合せ技術を検討したので以下詳細に述べる．

### 3.1 複合砥粒の効果

図1(A)にコロイダルシリカ，図1(B)にポリマー粒子表面をコロイダルシリカで被覆した複合粒子の電子顕微鏡で観察した像を示す．コロイダルシリカの一次粒子径は50 nm，複合粒子の一次粒子径は200 nmである．また，図2にヒュームドシリカ，コロイダルシリカ，複合粒子をそれぞれ用いたCu研磨用CMPスラリーでJSR LKD-5109のブランケットウェハを研磨した際のピーリング( Peeling:膜はがれ)発生挙動を示す．複合粒子を用いたCu研磨用CMPスラリーはJSR LKD-5109にピーリング等のダメージを与えことなく研磨が実施できていることを示す．これは複合粒子のコア部分の有機粒子が研磨中にクッション材としての役割を担った効果であると考察している．

コロイダルシリカ，ポリマー粒子，複合砥粒の硬度を推定するために，試料表面にAFM探針を押し込み，その初期段階のフォースカーブ( Force curve)を計測した．表面が低硬度のものほどフォースカーブの立ち上がりが緩やかになる．図3に得られた結果を示す．複合砥粒の硬度を示す曲線はコロイダルシリカの硬度を示す曲線より先ポリマー粒子の硬度を示す曲線側に位置づけられることから，複合砥粒はソフト砥粒として機能を有していることが推定できる．

### 3.2 保護膜形成剤

一般的にCu配線形成プロセスで用いられるCMPスラリーには化学的に不安定となり易いCu表面を保護するためにCuと錯形成することで保護膜となる化合物を添加する手法が用いられ，ベンゾトリアゾール(BTA)を用いる例が多い．しかしBTAは水への溶解性が低いため製造時のハン

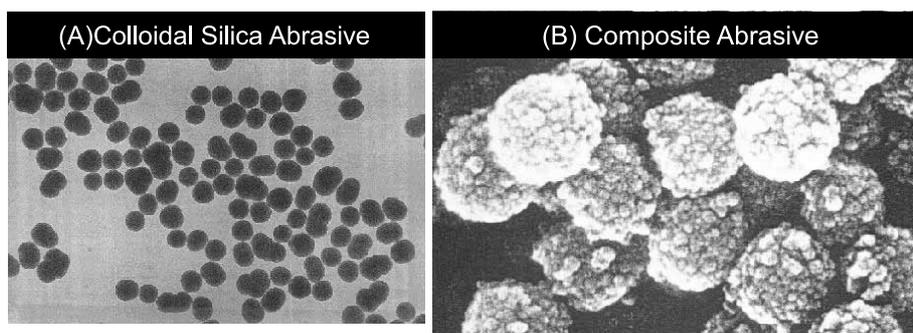


Fig. 1 Electron Micrographs of (A) colloidal silica and (B) composite abrasive.

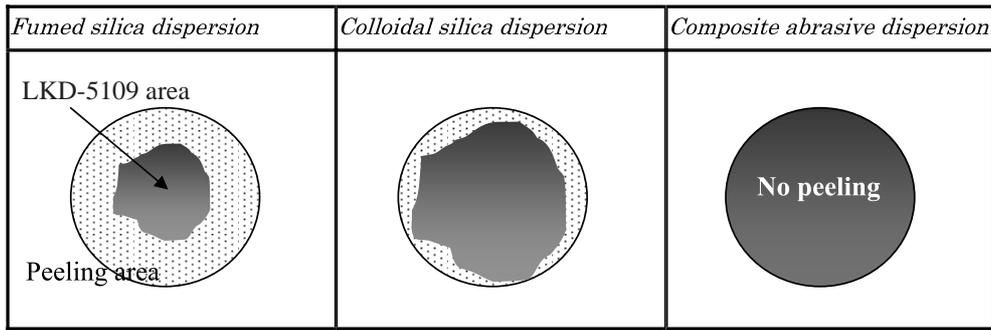


Fig. 2 Degree of peeling on JSR LKD 5109 blanket wafers which were polished by fumed silica dispersion, colloidal silica dispersion and composite abrasive dispersion, respectively.

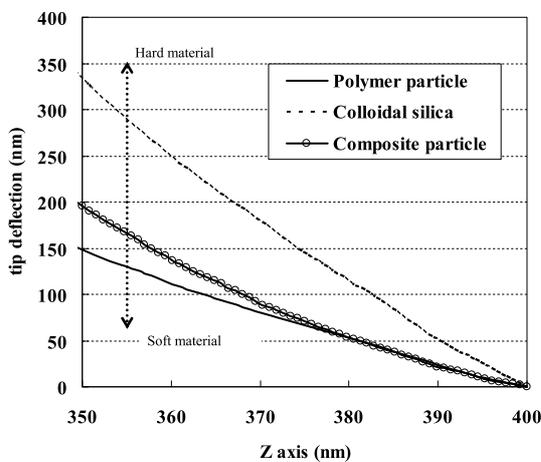


Fig. 3 The measurement data of AFM force curve to estimate the degree of hardness of abrasive used for CMP slurry.

ドリリングに難点があること、Cuと強い親和性を示して強固な膜を形成するためにCu膜の研磨力調整には問題が指摘されてきた。

図4にバリアメタル用CMPスラリーにおいてCuと錯形成し易い錯体形成剤のうち、(A)Cu膜と相互作用してCu表面を疎水化する作用を示す錯形成剤を用いた場合と(B)Cu表面を親水化する作用を示す錯形成剤を用いた場合のCMP中のトルク電流モニターデータを示す。CMP中のトルク電流をモニターすることでウェハー表面にかかる摩擦力を見積もることが可能であり、数値が大きいほどよりウェハーに負荷がかかることを示している。Cu表面を疎水化する化合物としてはベンゾトリアゾールが知られるが、本検討ではベンゾトリアゾールに親水性の官能基を導入した化合物を用いた。トルク電流はCMPプロセス中のウェハーとCMP材料の間に生ずる摩擦力と直接的な相関性があり、できるだけCMPプロセス中は低いレベルに抑制することが

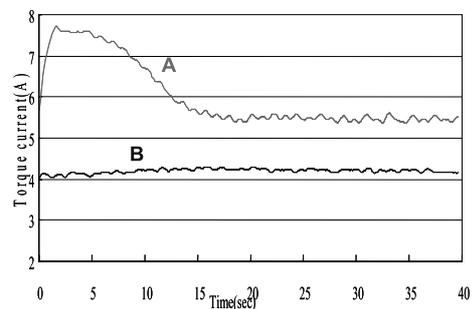


Fig. 4 The torque current monitoring of CMP process. The slurry (A) contains the chelating agent which can make the hydrophobic property on Cu surface after CMP. On the contrary, the slurry (B) contains the chelating agent which can make the hydrophilic property on Cu surface after CMP.

望ましい。図4中(A)のCMPスラリーは研磨開始直後に急激なトルク電流の上昇を示し、更に研磨中は常に高いトルク電流値を示している。このことは研磨されているウェハーへの負荷が非常に高いことを示唆しておりピーリングの発生が非常に懸念される。

一方、図4中(B)に示すとおりCMPプロセス中は常にトルク電流が低く安定しており、ウェハーへの負荷は著しく低減できていると考えられる。

### 3.3 界面活性剤

図5に示すようにバリアメタルCMPプロセスにおいてバリアメタル層を研磨するだけでなく、機械的強度の低い低誘電率の層間絶縁膜を保護する目的で使用される比較的硬度の高いキャップ材料を除去する技術が一般的に用いられる。キャップ材料はC元素をドーブした酸化シリコン系の材料が一般的に用いられる。ここでは機械強度が高いキャップ材料を高速で研磨し、機械強度の低い低誘電率

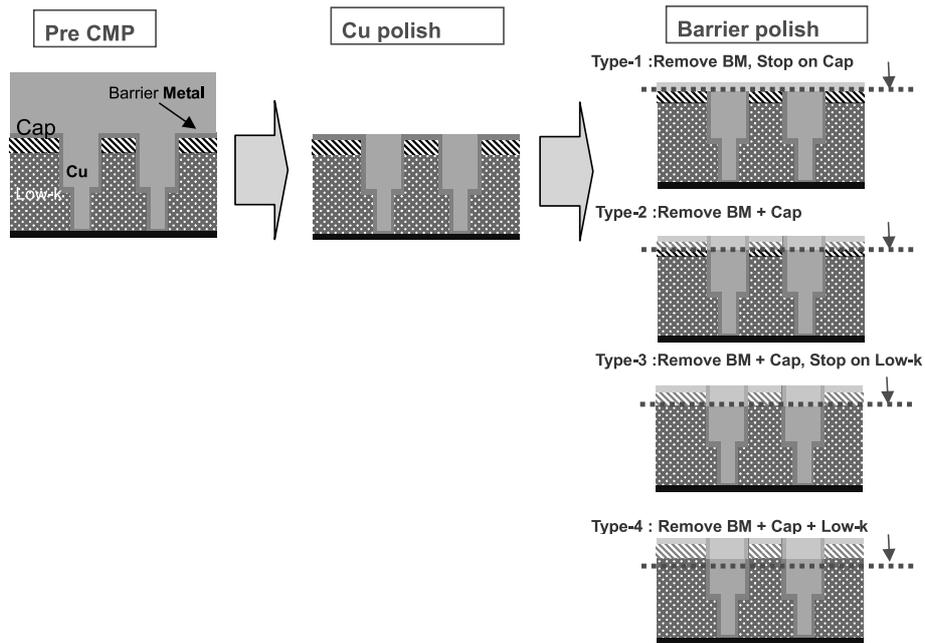


Fig. 5 The possible cross-sectional scheme of wafer structure of 32 nm generation.

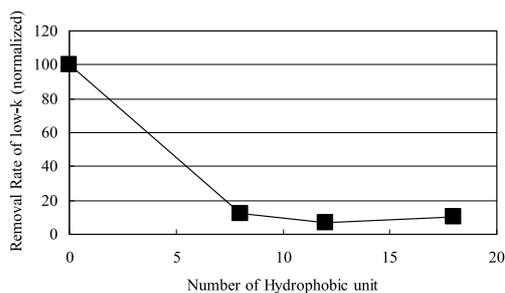


Fig. 6 Correlation between removal rate of low-k film and the number of hydrophobic unit in the molecular chain of surfactant.

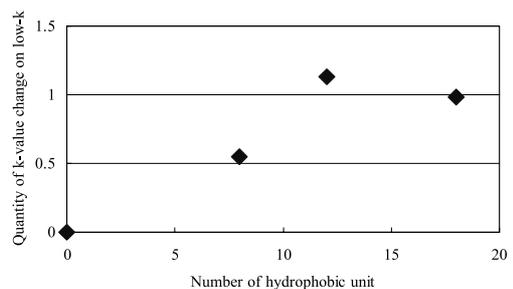


Fig. 7 Correlation between the quantity of k-value change on low-k film and the number of hydrophobic unit in the molecular chain of surfactant.

の層間絶縁膜の研磨進行をできるだけ抑制する技術が必要になる。著者らは分子鎖の疎水性ユニットと親水性ユニットの比率をコントロールした界面活性剤を導入することにより研磨速度をコントロールする技術のブレイクスルーを果たした。

図6に疎水性ユニット数に対する低誘電率の層間絶縁膜の研磨速度の挙動を示した。疎水性ユニット数の増加に伴って研磨速度が低下し、10以上になると低研磨速度で安定化する領域に到達する。この挙動は低誘電率の層間絶縁膜に導入されているメチル基などの疎水性の強い官能基と界面活性剤中の疎水ユニットが相互作用することで低誘電率の層間絶縁膜表面を界面活性剤が被覆し、スラリー中の砥粒の直接的な研磨作用を妨害するためであると推測している。

一方界面活性剤のスラリーへの適用で留意すべき点は

図7のように低誘電率の層間絶縁膜の誘電率に影響を及ぼす場合があることである。用いる界面活性剤の種類や研磨対象となる層間絶縁膜の種類によって程度が異なることがこれまでに判明している。この点を改良するために界面活性剤の分子長のコントロール、研磨後洗浄に用いる洗浄剤、などの技術導入で対策可能と考えている。

### 3.4 ソフトソリッドパッド

著者らは水溶性粒子「water soluble particle: WSP」を均一にマトリックスポリマーに分散しフィラー効果で硬い状態を維持し、ウェハーと接触して研磨が行われるパッド最表面では研磨中にWSPが溶解しマイクロポアを形成して柔らかくするソリッドパッドを開発した。従来技術では平坦性とスクラッチに代表される欠陥を抑制することを両立することは不可能であった。JSRのソリッドパッドテクノロジーを駆逐することでマトリックスの高硬度化で平坦性向上、最

表面のソフト化で欠陥発生抑制などを行うことが可能となった。

32 nm世代に対応するためには欠陥発生を更に抑制する必要があることからパッドの低硬度化に取り組んだ。目標到達のためにマトリックスポリマーの低結晶化を行い、WSP、架橋剤の配合技術確立を行った。同時にポリマー変更に伴う加工性についても随時対策した。図8に示すように従来パッドと比較すると検出欠陥数が1/2レベルまで低減するパッドを開発することができた。更には研磨速度もユーザーニーズに十分応えられるレベルであり、ディッシングとエロージョンも問題ないことを確認した。

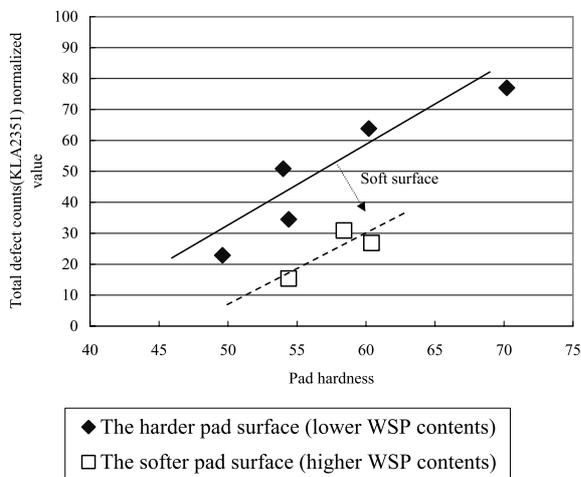


Fig. 8 Correlation between total defect count and pad hardness (Duro D)

### 3.5 パッドスラリー組合せ技術

これらの技術を導入したCu CMPプロセスおよびバリアメタルCMP用のスラリーとパッドを組み合わせると、トータルのCMP性能を確認した。Cu CMP用のスラリーとして複合砥粒を導入したKシリーズスラリー、CuパッドにはJSRパッドFP7000シリーズを用いた(表2参照)。

一方、バリアCMPプロセスにおいては、バリアCMPスラリーに摩擦低減効果のある錯形成剤と界面活性剤を導入したLシリーズスラリー、バリアCMPパッドには低硬度マトリックスポリマーを用いたJSRパッドFP8000シリーズを用いた。表2に用いたスラリーとパッドの組み合わせを示す。

表3はCu CMPプロセスのCMP性能評価結果を示す。JSR製CuスラリーとJSRパッドFP7000を組み合わせると評価した際の研磨速度およびディッシングとエロージョンなど研磨性能は、市販パッドとの組み合わせで評価した際の性能とほぼ同等である。

またバリアメタルCMPプロセスのCMP性能結果を表4および図9に示す。JSR製バリアメタルスラリーと市販ハードパッド、市販ソフトパッド、JSRパッドFP8000をそれぞれ組み合わせると評価した際の研磨速度およびディッシングとエロージョンを表4に示す。表4に示すとおりFP8000との組み合わせで研磨速度が高かつディッシングとエロージョンが良好となることが分る。さらに図9に示す通りFP8000を導入することで欠陥数も大幅に低下することからスラリーとパッドそれぞれの材料で構築したコンセプトを実証することができた。

Table 2 Combination of slurry and pad for the CMP polishing test

	Cu polish	Barrier polish
Slurry	K series Composite abrasive slurry	L series Friction control chemistry Unique surfactant
Pad	FP7000 series JSR pad (hard type)	FP8000 series JSR soft pad

Table 3 CMP data of Cu slurry (K series)

	Conventional Pad	JSR pad (hard type)
Blanket wafer CMP		
Cu RR /min	6100	6300
WIWNU %	2.2	2
patterned wafer CMP		
Dishing [μm]	550	470
Erosion [μm/1 μm]	250	240
Erosion [μm/0.25 μm]	50	70

Table4 CMP data of barrier slurry( L series )

	Conventional Pad	Conventional soft pad	JSR soft solid pad
Blanket wafer CMP			
Cu RR /min	860	710	860
Ta RR /min	600	550	610
TEOS RR /min	500	420	650
patterned wafer CMP			
Dishing [ 100 μm/100 μm	300	450	350
Dishing [ 120 μm	250	300	240
Erosion [ 2 μm/1 μm	240	280	200
Erosion [ 25 μm/0.25 μm	<50	70	<50

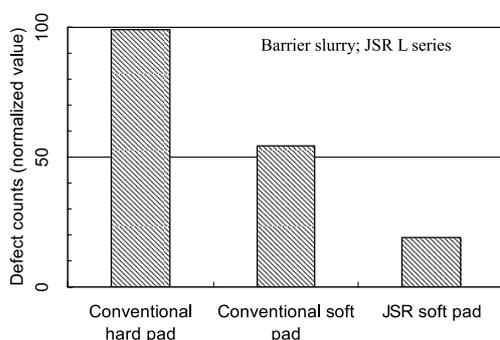


Fig. 9 The normalized defect count on wafers which was measured by KLA 2351.

#### 4 まとめ

複合砥粒に代表されるSoft-brasive™技術の応用，錯形成剤や界面活性剤などの化合物の詳細な検討によりCMPスラリーの完成度を上げることができたことで，32 nm世代に備える技術力を高めることができた．更にソリッドパッドのソフトマトリクス化も実現し，スラリーとパッドの組合せ技術を確立することができた．今後は，これら技術に磨きをかけるとともにパッドとスラリーの相乗効果が大いに発揮できる材料開発に努めてゆきたい．

#### 引用文献

- 1) ADMETA 記念誌編集委員会編：“LSI配線技術の発展-ADMETA20年を振り返って”，ADMETA 記念誌編集委員会，東京(2007)，p.102
- 2) K. Nishimoto, M. Hattori, N. Kawahashi: US Patent 6582761(2003)

3) T. Ogawa, K. Hasegawa, N. Kawahashi: US Patent 6790883(2001)

4) 志保浩司，服部雅幸，長谷川亨，金野智久，元成正之，河原弘二，川橋信夫: JSR TECHNICAL REVIEW, No. 112, 1(2005)

#### 発表先

Center for Advanced Materials Processing, “9<sup>th</sup> International CMP Symposium (August 12-15, 2005)

#### 専門用語解説

\*1 ディッシング: 半導体製造プロセスのCMPにおいて，研磨中に金属と絶縁膜のように研磨速度差がある2種類の薄膜が表出するダマシン配線を形成する工程で見られる金属配線の中央が薄くなってしまふ現象．AFMなど触針式の高解像度プロファイラーを使用して測定する．

\*2 エロージョン: ピアや配線が密に並んだ部分の絶縁膜が薄くなってしまふ現象．AFMなど触針式の高解像度プロファイラーを使用して測定する．

\*3 研磨速度: 単位時間当たりの加工量．加工機器，使用工具の砥粒の種類，粒度，研磨条件によって著しく異なる．研磨前後の金属膜，酸化膜の膜厚変化を研磨時間で割って求める．膜厚測定には，金属膜は4探針式膜厚計，酸化膜は光干渉式膜厚計を用いる．