
デフェクトを低減する新規なCMP材料

Advanced CMP Consumables with Low Defectivity

志保浩司 服部雅幸 長谷川 亨 金野智久 元成正之 河原弘二 川橋信夫
Hiroshi Shiho Masayuki Hattori Kou Hasegawa Tomohisa Konno Masayuki Motonari Kouji Kawahara Nobuo Kawahashi

For Cu integration at 65nm or beyond in IC manufacturing, soft CMP polishing is an important technology to prevent damage of fragile film stack and structure with low-k dielectric materials during CMP process. While conventional approaches to defect and damage reduction involve using lower polish pressures, lower polish speeds and slurry filtration to control particle-size distribution, more fundamental changes in CMP consumables may be necessary to provide solutions for the 65nm node and beyond. To meet these more stringent defect and damage requirements, JSR has developed a low-defectivity CMP process through engineering of a soft abrasive slurry and a polymer-based solid pad technologies. This paper will present some of the advances in copper and barrier polish through design of CMP consumables and their sets. Data will be shown that the compressible nature of the abrasive and soft top layer of the solid pad enable low-defect polishing while maintaining high removal rates for each substrates and planarization capability.

1 はじめに

配線の微細化と多層配線による高集積化によって、超LSIの技術進歩は急加速的に進められてきた¹⁾。多層配線化においては、リソグラフィの焦点深度を確保するために平坦化処理することが不可欠とされる。超精密ポリッシングを応用した平坦化CMP技術の開発は、超LSIデバイスの多層配線プロセスを一新するとともに、今まで適用困難とされていた理想的配線金属であるCu材料の導入を可能にするまでに至った。一方、配線間容量を小さくする低誘電率(Low-k)材料の適用は、Cu配線の導入よりはスローペースであるものの確実に伸びつつある。これらの技術を組み合わせ、現在では最小線幅90nmのLSIが量産化されようとしている²⁾。

次世代の65nm世代向けデバイス開発においては、Cu層の厚みが益々薄くなりCuロスの許容レベルが縮小するとともに、ディッシングとエロージョンの許容幅も小さくなって

る。また、Cuは比較的柔らかい金属であり、従来のCMP以上にスクラッチや剥がれに敏感となっている。特に、歩留まりを悪化させるキラー欠陥がCMP工程やCuメッキ工程で増えている。更には、柔らかくてもろいLow-k膜の剥がれが重大な問題となっている。このように、歩留まりにダイレクトに影響を及ぼすデフェクトの許容レベルも一層厳しくなっているのに加え、COO(Cost of Ownership)の観点からスループットの向上も重要視されている。そのため、65nm以下の配線幅においては、Cu/Low-k積層の為の機能的かつ実践的なCMPの実現が益々求められている。

こういった非常に厳しい要求に応えるため、高平坦化とデフェクト低減化の両立が可能なCMP材料の開発にチャレンジした。その結果、ソフト砥粒とJSR独自の分散技術を駆使したSoft-brasivesTMテクノロジー³⁾と、JSRオリジナルポリマーと水溶性粒子(WSP)との複合化技術によるソリッドパッドテクノロジー⁴⁾を確立し、それぞれユニークなデ

ザインのCMPスラリーとCMPパッドの開発に成功するに至った。これらは一部のデバイスメーカー向けに供給が始まっている。

本論文においては、これらのベース技術を論じるとともに、パッドとスラリーの“Consumable set”としてのCMP性能データも紹介する。

2 実験

2.1 材料

CMPパッドは他社品および自社製を用いた。Cu研磨(Cu Polish)用スラリー(CMS-74XX)、バリア研磨(BM Polish)用スラリー(CMS-84XX他)はともにJSR製を用いた。Waferは市販の各種膜付きWaferを使用した。

2.2 装置

研磨機は主としてAMAT社製MIRRA/MESAを用いた。研磨条件の一例を表1に示す。デフェクトはKLA-Tencor社製Surfscan SP-1、KLA2112およびKLA2351(Stealth)を用いて測定した。砥粒の表面については、日本電子(株)製透過型電子顕微鏡JEM-100SX等を用いて観察した。パッドの表面および断面は日立製作所(株)製走査型電子顕微鏡S-4200を用いて観察した。CMP後の膜厚はOmnimap社製RS75を用いて測定した。また、段差(CMP後の平坦化特性)についてはDEKTAK社製3030ST等を用いて測定した。

Table 1 A condition of CMP polishing

Parameters	Unit	Cu Polish	BM Polish
Platen	[rpm]	100	65
Head	[rpm]	90	54
Retainer Ring Pressure	[psi]	5	7.5
Membrane Pressure	[psi]	3	3.5
Inner Tube Pressure	[psi]	vent	3.5
Conditioner Down Force	[lbf]	4	3

Table 2 Removal rate of TaN with various types of abrasive.

	Fumed silica	Colloidal silica	Composite abrasive A	Composite abrasive B	Polymer abrasive
TaN-RR (Å/min)	945	625	760	235	65

2.3 評価

研磨速度^{*1)}と面内均一性^{*2)}は、研磨前、研磨後のブランケットウェハーの膜厚を測定することにより求めた。Dishing^{*3)}とErosion^{*4)}はパターンウェハー上のCu配線/スペース=100μm/100μm、4.5μm/0.5μmを段差計を用いて測定した。

3 結果と考察

3.1 Soft-brasives™テクノロジー

表2に、砥粒としてヒュームドシリカ、コロイダルシリカ、複合砥粒A(ポリマー粒子表面をコロイダルシリカ粒子で100%被覆した複合砥粒)、複合砥粒B(ポリマー粒子表面をコロイダルシリカ粒子で約50%被覆した複合砥粒)およびポリマー砥粒をそれぞれ1重量%使用したバリアスラリーを用いてTaNウエハーを研磨した際の研磨速度を示す。また、図1には同一条件でlow-k膜を研磨した際のスクラッチ数とピーリング数の比較データを示す。ヒュームドシリカは今回の実験条件下では最も研磨速度が大きかったが、スクラッチ数も最も多い結果であった。コロイダルシリカは、ヒュームドシリカ対比で研磨速度は若干小さかったものの、スクラッチ数は1/10以下に低減した。ピーリングにつ

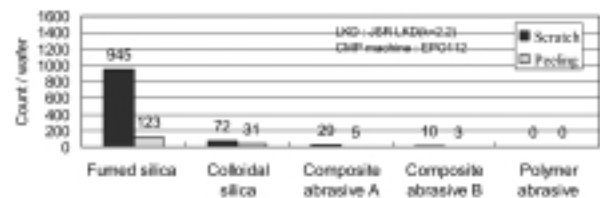


Fig. 1 Scratch and peeling counts after the barrier polish on the low-k film.

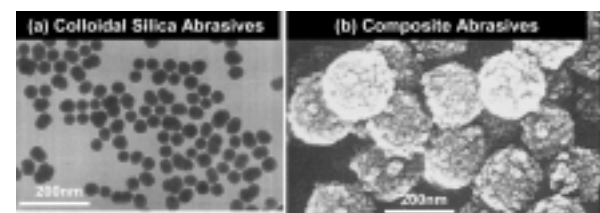


Fig. 2 Electron Micrographs of (a) colloidal silica and (b) composite abrasives.

いても同様の傾向を示した。一方、複合砥粒Aについては研磨速度がコロイダルシリカより大きいにもかかわらず、スクラッチ数がコロイダルシリカの半数以下であった。研磨速度とデフェクトのバランスから考慮すると複合砥粒Aは非常に興味深い砥粒と言える。なお、複合砥粒AとBで研磨速度に差があるが、これは複合砥粒AとBでは被覆層の厚みが違うことに起因していると考えられる。ポリマー砥粒については、今回のスラリー処方条件では研磨力に乏しかったもののスクラッチに関しては非常に優れた能力を持つことが明らかになった。

スラリー起因のスクラッチ源としては、①大粒径砥粒のコンタミ、②制御不可能な砥粒の形状とモルフォロジー、③スラリー成分の凝固と析出、およびCMP時の研磨反応生成物、の3つが主として考えられる。①については、フィルター技術の応用で最小限のレベルに抑えることができる。②については、従来から砥粒として使用されていたヒュームドシリカは、その硬度、粒径分布、形状を制御するのに難があり、さらに研磨対象に鋭利に接触するため、スクラッチやピーリングが多いという懸念がある。一方、コロイダルシリカは図2に示すように形状が丸みを帯びており、研磨対象に対してはソフトに接触するため、スクラッチはヒュームドシリカよりは低減すると考えられる。これに対し、開発した複合砥粒は、ポリマーコアとハードシェルから形成され、硬度、粒径、形状が良く制御されているとともに、コアのポリマー粒子に柔軟性があるため、加重下で

弾性変形を受け(図3)、このことがクッション効果となってデフェクトを低減し、コロイダルシリカを上回るパフォーマンスを示すと考えられる。このように、複合砥粒は高研磨速度とデフェクト低減化を両立する砥粒として期待されている。複合砥粒については研磨時にシェルが破壊されるとそれがスクラッチ源になるおそれがあったが、研磨前後の形状の変化についてSEM写真(図4)で比較する限り、懸念していた複合砥粒のシェル部の剥がれは確認されなかった。③については、砥粒の表面電荷のコントロールやパッド洗浄剤の導入等により対応が可能であると考えている。

3.2 ソリッドパッドテクノロジー

一般に、CMPパッドの硬度が高いと良好な平坦性を示すもののデフェクト数は多くなる。一方、硬度が低いとデフェクト数は低減化するものの平坦性は悪化する。従来の発泡ウレタンパッドではこの二律背反する問題を解決することはできなかったが、これらを両立する新しい概念の高性能CMPパッドを開発した。図5にその概念図を示す。開発したCMPパッドではWSPが均一にポリマーマトリクス中に分散しており、研磨時には最表面に存在するWSPが溶解してマイクロポアを形成するため、表面層は軟らかくなる。これに対し、表面以外はWSPを含んだ状態であり、硬度はファイラー効果もあってパッド表面より高い。このように表面と内部に特性の違いを持たせ、背反する平坦性とデフェクト性能の問題を解決した。

このコンセプトの妥当性について確認するため、種々の検討を行った。まず、パッド中のWSPの溶解挙動を調べるため、パッド片を調温した水槽中に浸漬し、その前後で重量変化を測定した。図6には、水槽温度に対しパッド中に存在するWSPの溶出量をプロットした。このデータからは浸漬前後でパッド中に存在するWSPが水中に溶解するのは4~5%程度であり、更にその割合が温度の影響を受けていないことがわかる。図7には、浸漬後のパッド断

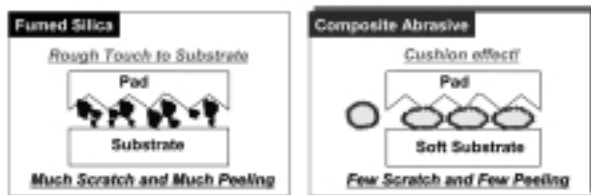


Fig. 3 Presumable model against scratch and peeling.

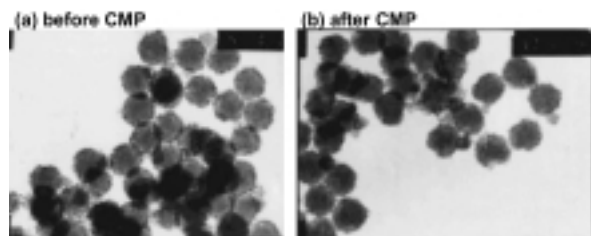


Fig. 4 SEM images of composite abrasives(a)before CMP and(b)after CMP using Lapmaster LGP 510 at Down Force of 5psi, Platen Speed of 50 rpm, Carrier Speed of 50rpm with conventional Pad.

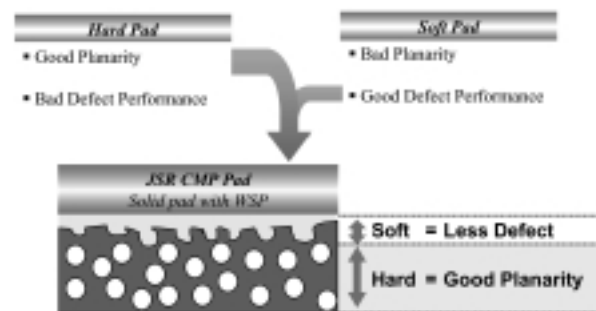


Fig. 5 Design concept of JSR CMP pad.

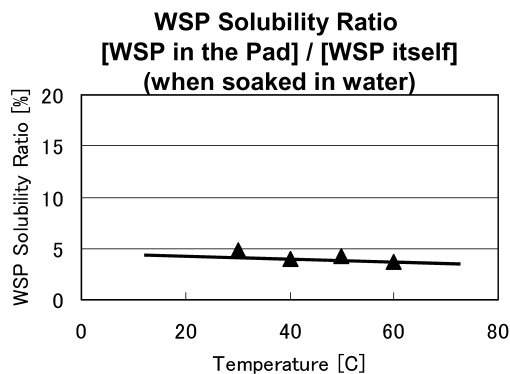


Fig. 6 Dependence of water temperature on WSP solubility ratio.



Fig. 7 SEM image of cut sample of JSR standard pad after soaking in water for 24hrs.

面SEM写真を示す。水に接触した表面にはマイクロポアが形成されているが、内部にはWSPが詰まったままであるのがわかる。これらのことから、水に直接接触するパッド表面に存在するWSPのみが溶解し、マイクロポアを形成することが立証された。

続いて、硬度の異なる3種類のパッドを準備し、Cuスラリーを用いて酸化膜 (P-TEOS) を研磨した際のスクラッチ数を調べたところ、低硬度化する程スクラッチ数が減少するのが確認された (図8)。また、Cu研磨速度についてはヘッド加重が一定であれば硬度に影響を受けないことがわかった (図9)。これらのことより、研磨性能に影響を及ぼさない範囲で硬度を低くすることがより一層のデフェクト削減に有効と言える。図10には、Cu研磨時の総デフェクト数について、JSR標準パッドとJSRバリアパッドを既存のハードパッドとソフトパッドを比較したデータを示す。JSR標準パッドのデフェクト数は既存ハードパッドの1/7程度となり、非常に魅力的なパッドであることを示唆している。また、この図においては、JSRバリアパッドが既存のソフトパッドに匹敵するデフェクト性能を示していることがわかる。

次に、研磨パッドのパターンウエハーへの影響を調べ

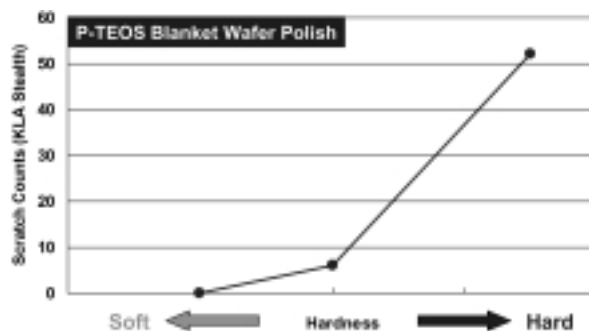


Fig. 8 Hardness dependence of JSR pad on scratch counts.

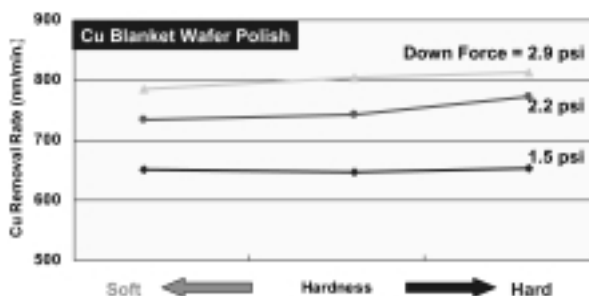


Fig. 9 Pad hardness versus Cu removal rates under various down force pressures.

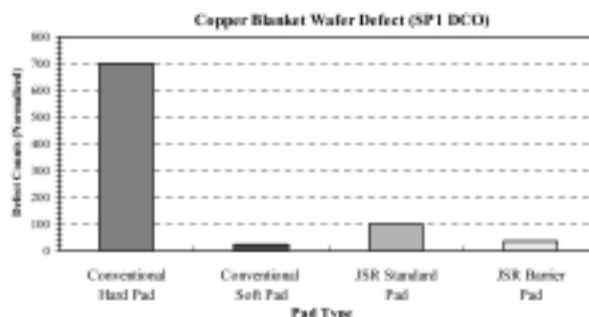


Fig. 10 Defect counts compared between conventional pads and JSR pads.

た。表3では、CuスラリーとしてCMS74XXを使用した際の研磨データをJSR標準パッドと既存ハードパッドと比較した。この表から、ディッシングとエロージョンはJSRパッドの方が優れており、かつ研磨速度と面均 (WIWNU) はほぼ同等の性能を有していることがわかる。また、表4には、Cu研磨に引き続きバリアスラリーとしてCMS84XXを使用してJSRバリアパッドでバリア研磨した場合と既存のソフトパッドでバリア研磨した場合を比較している。JSRバリアパッドを使用した場合、既存のソフトパッドに比べてディッシング、エロージョンレベルは表3の値に対して向上しているのに対し、市販のソフトパッドはほとんど変化していないことがわかる。この点をさらに明確にするために、図11におい

Table3 CMP evaluation data compared between conventional pad and JSR pad at Cu polish.

Slurry: CMS74XX	Conventional Pad	JSR Standard Pad
Cu RR(Å/min)	9220	9460
WIWNU(%)	1.1	1.6
End Point Time(sec)*5	139	131
Over Polish(%)*6	20	20
Dishing [Å] (100/100)	492	343
Erosion [Å] (4.5/0.5)	373	377
Erosion [Å] (0.35/0.35)	254	61

Table4 CMP evaluation data compared between conventional pad and JSR pad at barrier metal polish.

Item	Conventional Soft Pad	JSR Barrier Pad
TEOS(Å/min)	553	643
WIWNU(%)	4.5	6.7
Dishing [Å] (L/S=100/100)	322	141
Dishing [Å] (120µm pad)	195	88
Erosion [Å] (L/S=4.5/0.5)	264	122
Erosion [Å] (L/S=0.35/0.35)	5	0

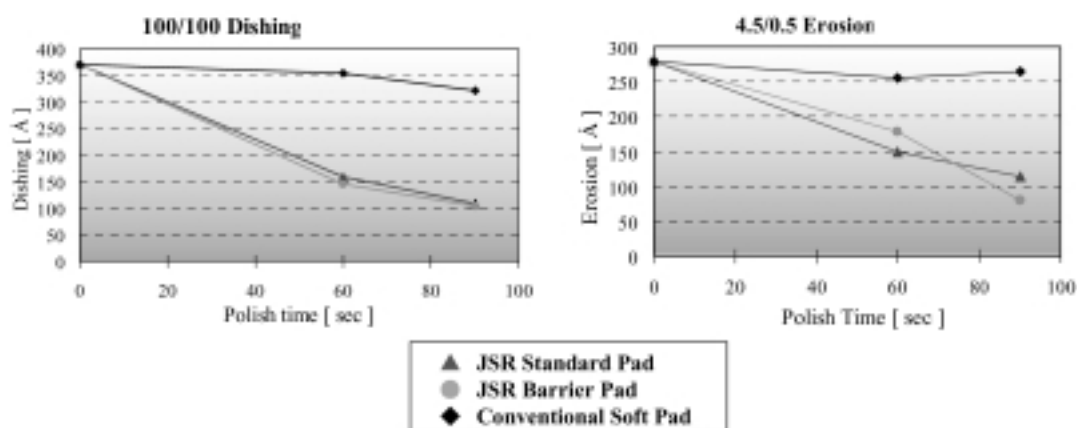


Fig. 11 Planarity correction with polish time at barrier metal polish.

では、バリア研磨時のディッシングとエロージョンの研磨時間依存性をプロットした。既存のソフトパッドでは、研磨時間が長くなってもディッシングとエロージョンが改善されないのに対し、JSRバリアパッドは研磨時間が長い程ディッシングとエロージョンを小さくできることがわかる。以上の結果より、JSRのソリッドパッドは高平坦化とデフェクト低減化を両立したCMPパッドであると言える。

4 まとめ

JSRのSoft-brasives™テクノロジーを用いて開発した複合砥粒は、既存の砥粒に対し良好な研磨速度でスクラッチを低減することができた。また、JSRのソリッドパッドテクノロジーを用いて開発したCMPパッドは、研磨時に表面にマイクロポアを形成することで十分な研磨速度と平坦性を示しつつスクラッチを低減することができた。今後、これらの材料の組み合わせによりCMPに関するトータルマテリアルソリューションを提供していきたい。

参考文献

1) 土肥俊郎著、『詳説半導体CMP技術』、工業調査

会 (2000) P23-37.

- 2) Int'l SEMATECH: Tnt'l Technology Roadmap for Semiconductors (ITRS), 2003 Edition.
- 3) K. Nishimoto, M. Hattori and N. Kawahashi, US Patent 6, 582, 761.
- 4) T. Ogawa, K. Hasegawa and N. Kawahashi, US Patent 6, 790, 883.

発表先

Center for Advanced Materials Processing' 9th International CMP Symposium (August 8-11, 2004).

Appendix

* 1) 研磨速度: 単位時間当たりの加工量を指し、加工機器、使用工具の砥粒の種類、粒度、研磨条件によって著しく異なる。研磨前後の金属膜、酸化膜の膜厚変化を研磨時間で割って求める。膜厚測定には、金属膜は4探針式膜厚計、酸化膜は光干渉式膜厚計を用いる。

* 2) 面均 (WIWNU): ウェハー面内の加工均一性。一般的には、面内各点の加工量を標準偏差で表す。

* 3) Dishing : 半導体製造プロセスのCMPにおいて、研磨中に金属と絶縁膜のように研磨速度差がある2種類の薄膜が表出するダマシン配線を形成する工程で見られる金属配線の中央が薄くなる現象をいう。

* 4) Erosion : ビアや配線が密に並んだ部分の絶縁膜が薄くなる現象。評価機器は、AFMなど蝕針式の高解像度プロファイラー。

* 5) End Point Time : 平坦化において金属膜研磨後

の研磨過剰(Dishing、Erosion)または研磨残りを防ぐために研磨終点を検出することを終点検出という。End point timeは研磨開始から終点検出までにいたる時間を示す。終点検出は、通常膜厚の変化を光学式あるいは摩擦式測定装置を用いて行う。

* 6) Over Polish : 終点検出した後に、さらに確実に上層膜の除去および平坦化を行うために、意図的に研磨時間を延ばすこと。